

SEMICONDUCTOR LASER DEVICE

Publication number: JP2004119467
Publication date: 2004-04-15
Inventor: TAKEMI MASAYOSHI; OTA TORU; TATSUTAKE SHIRO
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- **international:** H01S5/00; H01S5/12; H01S5/227; H01S5/22; H01S5/343; H01S5/00; (IPC1-7): H01S5/12
- **European:** H01S5/12; H01S5/227; Y01N10/00
Application number: JP20020277394 20020924
Priority number(s): JP20020277394 20020924

Also published as:
US7061963 (B2)
US2004057483 (A1)

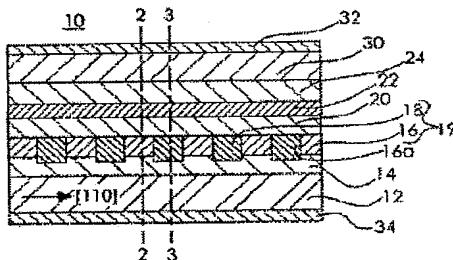
[Report a data error here](#)

Abstract of JP2004119467

PROBLEM TO BE SOLVED: To increase diffraction grating coupling coefficient and to improve emission characteristics in a semiconductor laser device having an active layer arranged on a diffraction grating layer with a clad layer in between.

SOLUTION: In this semiconductor laser device, an n-type diffraction grating layer 16 is formed of n-InGaAsP on an n-InP substrate 12 and has through holes 16a periodically and parallelly arranged in the direction of the laser waveguide, and the through holes 16a of the n-type diffraction grating layer 16 are filled with and buried in an n-InP layer 18 containing not less than 1*10¹⁹ cm⁻³ of S as an impurity. Next, on the n-InP layer 18 and the diffraction grating layer 16, an n-InP clad layer 20, an active layer 22, and then a p-InP clad layer 24 are arranged, successively.

COPYRIGHT: (C)2004,JPO



Data supplied from the [esp@cenet](#) database - Worldwide

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-119467

(P2004-119467A)

(43) 公開日 平成16年4月15日(2004.4.15)

(51) Int.Cl.⁷
H01S 5/12F 1
H01S 5/12テーマコード(参考)
5FO73

審査請求 未請求 請求項の数 4 O.L. (全 16 頁)

(21) 出願番号	特願2002-277394 (P2002-277394)	(71) 出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22) 出願日	平成14年9月24日 (2002. 9. 24)	(74) 代理人	100082175 弁理士 高田 守
		(74) 代理人	100066991 弁理士 葛野 信一
		(74) 代理人	100106150 弁理士 高橋 英樹
		(72) 発明者	竹見 政義 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
		(72) 発明者	太田 徹 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

最終頁に続く

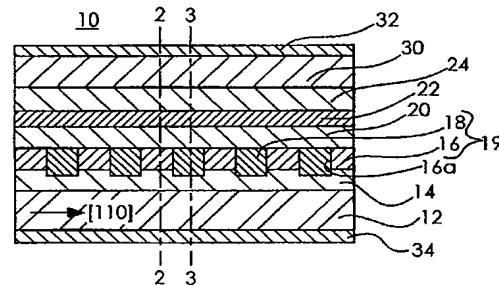
(54) 【発明の名称】半導体レーザ装置

(57) 【要約】

【課題】回折格子の上にクラッド層を介して活性層を有する半導体レーザ装置において、回折格子の結合係数を大きく、発光特性を良くする。

【解決手段】この発明に係る半導体レーザ装置は、n-InP基板12の表面上にn-InGaAsPにより形成されレーザ光の導波方向に周期的に並列した貫通孔16aを有するn型の回折格子層16を配設し、この回折格子層16の貫通孔16aを不純物としての8を1×10¹⁹ cm⁻³以上含むn-InP層18により埋込み、この貫通孔16aを埋没させるとともに、このn-InP層18および回折格子層16の上にn-InPクラッド層20、このn-InPクラッド層の上に活性層22、この活性層22上にp-InPクラッド層24を順次配設したものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

n型のInP基板と、

このInP基板の表面上に、InPに格子整合が可能でInPと屈折率の異なる材料により形成されるとともに、レーザ光の導波方向に周期的に並列した凹部を有するn型の回折格子層と、

この回折格子層の上記凹部に配設されこの凹部を埋没させるとともに、不純物としてのVI族元素を $1 \times 10^{19} \text{ cm}^{-3}$ 以上含むn型のInP層と、

このInP層および上記回折格子層の上に配設されたn型の第1クラッド層と、

この第1クラッド層の上に配設された活性層と、

この活性層上に配設されたP型の第2クラッド層と、

を備えた半導体レーザ装置。

【請求項 2】

回折格子層の凹部が前記回折格子層に形成された貫通孔とこの回折格子層の下層の表面により形成されたことを特徴とする請求項1記載の半導体レーザ装置。

【請求項 3】

回折格子層の上側境界面から活性層までの距離が $0.1 \mu\text{m}$ 以下であることを特徴とした請求項1または2記載の半導体レーザ装置。

【請求項 4】

活性層が量子井戸構造で、量子井戸層がAlGaInAsで構成されたことを特徴とする請求項1ないし8のいずれか1項に記載の半導体レーザ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、光通信などに使用する半導体レーザ装置に係り、特に分布帰還型半導体レーザ装置の回折格子の構造に関するものである。

【0002】

【従来の技術】

光ファイバを用いた公衆通信網の普及に伴って、安価に大量の情報量を伝送することが益々求められている。この様な伝送情報量の増大にはレーザ光の高速変調が必須の要件である。このレーザ光の高速変調には、直流駆動の单一モード半導体レーザと光変調器を組み合わせた外部変調方式を用いるのが一般的になってしまっている。

【0003】

半導体レーザと光変調器とは個別に形成して用いる構成もあるが、半導体レーザと光変調器との間の光学系を除去できるという利点があるので、半導体レーザと光変調器とを集積化する構成が用いられるようになってきた。

この光変調器付き半導体レーザでは光変調器は比較的単純な吸収型光変調器で、单一モード半導体レーザは分布帰還型半導体レーザ（以下、DFBレーザという）が用いられる。

【0004】

図16は従来のDFBレーザの断面図である。図16では紙面に左右の並行方向が光の導波方向である。また図17は図16の17-17断面におけるDFBレーザの断面図である。図17においては紙面に垂直の方向が光の導波方向である。以下の説明では、光変調器付き半導体レーザの半導体レーザ部のみについて説明する。

図16及び図17において、200はDFBレーザ、202はn導電型（以下、n導電型を“n-”で、P導電型を“P-”で表記する。）のInP基板、204はn-InPバッファ層、206はInGaAsPの量子井戸層とInGaAsPの障壁層とからなる多重量子井戸構造を有する活性層、208はP-InPクラッド層、210はP-InGaAsPの回折格子層、210aはこの回折格子層210に設けられた貫通孔、212はP-InP埋込層で、回折格子層210の貫通孔210aを埋込部212aで埋め込むとともにさらに回折格子層210をも覆っている。214はFeドープInP（以下Fe-I

10

20

30

40

50

n Pと表記する) ブロック層、216は n -InPブロック層、218はP-InGaAsのコンタクト層である。220はP型電極、222は n 型電極である。

【0005】

次に製造方法について説明する。

図18、図19、図20、図21、図22、図23、図24、及び図25は従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

図18、図19、図20、及び図21は、図16と同じ断面における断面図であり、図22、図23、図24、及び図25は図17と同じ断面における断面図である。

図18を参照して、まず n -InP基板202上に、 n -InPバッファ層204としての n -InP層230、活性層206としてのInGaAsPの量子井戸層とInGaAsPの障壁層とからなる多重量子井戸層232、P-InPクラッド層208としてのP-InP層234、回折格子層210としてのP-InGaAsP層236、及びP-InPのキャップ層238をMOCVD等により順次形成する。この工程の結果が図18である。
10

【0006】

図19を参照して、ついでキャップ層238の上にフォトレジストを塗布した後、写真製版技術によって適當な幅、例えば100nm間隔で開口部240aを有したレジストパターン240を形成する。この工程の結果が図19である。

図20を参照して、次いでレジストパターン240をマスクとして、RIE等によりキャップ層238およびP-InGaAsP層236をエッティングし、P-InGaAsP層236に開口部210aを有するストライプパターンを形成し、この後レジストパターン240を除去する。この工程の結果が図20である。
20

図21を参照して、次いで埋込層212としてのP-InP層242で開口部210aを埋め込むとともにさらに結晶成長によりキャップ層238をも埋め込み、覆う。この工程の結果が図21である。

【0007】

図22を参照して、次にP-InP層242の上にSiO₂膜244を形成し、このSiO₂膜244の上にフォトレジストを塗布した後、写真製版技術により光導波方向に直交する方向の幅が5μmで光の導波方向に延長した帯状のレジストパターン246を形成する。この工程の結果が図22である。
30

図23を参照して、次にレジストパターン246をマスクとして、RIEにてSiO₂膜244をエッティングし、SiO₂膜パターン244aを形成する。SiO₂膜パターン244aを形成した後、レジストパターン246を除去する。この工程の結果が図23である。

図24を参照して、次にHBr等のウエットエッチャントを用い、SiO₂膜パターン244aをマスクとして多重量子井戸層232を越え、 n -InP層230に到る深さまで、例えば8.5μm程度までウエットエッティングを行い、活性層206に電流を閉じ込めるためのメサ構造を形成する。この工程の結果が図24である。

【0008】

図25を参照して、SiO₂膜パターン244aをマスクとしてFe-InP層246、 n -InP層248を形成する。SiO₂膜パターン244aはInPに対して選択性を有するため、SiO₂膜パターン244aの上にはFe-InP層246、 n -InP層248は形成されず、選択成長マスクとして機能し、Fe-InP層246、 n -InP層248はメサ構造の周りにのみ積層され、メサ構造の周りにのみ電流狭窄構造が形成される。この工程の結果が図25である。
40

この後、HF等のウエットエッチャントにより、SiO₂膜パターン244aを除去し、さらにP-InP層を積層した後、コンタクト層218としてのP-InGaAs層を形成し、P型電極220、 n 型電極222を形成し、図16及び図17に示された半導体レーザ200として構成するものである。

【0009】

また、パターンが形成されたウエハ上へInP層をMOCVD法により形成する場合、InP層にSを高濃度に添加すると0.1μm程度の幅を有する(001)面への成長が抑制されることが記載されている例がある(例えば、非特許文献1参照。)。

さらにまた、サファイア基板上のn型半導体層中に回折格子層を形成し、その上に多重量子井戸構造の活性層を設けた例が記載されている(例えば、特許文献1参照。)。

【0010】

【非特許文献1】

M. Takemi et al. "Journal of Electronic Materials", 1996, Vol. 25, No. 8, P. 869-874

10

【特許文献1】

特開平11-274642号公報(第4頁、図1)

【0011】

【発明が解決しようとする課題】

以上に述べたような製造方法を用いてDFBレーザ200を製造する際、回折格子層210としてのP-InGaAsP層236に開口部210aを有するストライプパターンを形成した後、埋込層212としてのP-InP層242で開口部210aを埋め込むとき、回折格子層210の開口部210aの形状を保つために、P-InP層242の初期成長時には通常の成長温度、例えば600°Cよりも低温で成長を開始することが必要である。そして低温で成長させた結晶の質は通常の成長温度で成長させた結晶の質よりも劣る場合があるので、成長初期は少し低温で始め、徐々に通常の成長温度にして結晶の質の劣化を防ぐだけ防ぐ必要がある。

20

【0012】

しかしながらDFBレーザ200の構成においては、埋込層212としてのP-InP層242にP型半導体を得るために添加不純物として区れを添加することが必要である。区れは低温では結晶成長層中に非常に効率的に取り込まれるので、P-InP層242の埋込初期から成長温度を上昇させながら結晶成長を行うので区れの供給量を精密に制御しないと添加不純物としての区れに過不足が生じやすい。もし区れが過剰に取り込まれた場合には結晶中で非常に拡散しやすい区れは、本来区れが混入してはならない活性層206まで拡散してしまい活性層206の光学的特性が損なわれ、この結果としてDFBレーザ素子の劣化に繋がってしまう場合があった。

30

また逆に、埋込層212としてのP-InP層242の区れが不足してしまった場合には、本来区れ型半導体層よりも抵抗率が高いP型半導体層がさらに抵抗率の高い層になってしまいDFBレーザ素子の素子抵抗が高くなるため、素子の温度特性の悪化を引き起こしてしまった場合があった。

【0013】

図26は他の従来のDFBレーザの断面図である。図26では紙面に左右の並行方向が光の導波方向である。また図27は図26の27-27断面におけるDFBレーザの断面図である。図27においては紙面に垂直の方向が光の導波方向である。

40

図26及び図27において、図16及び図17と同じ符号は同一のものがまたは相当のものである。これは以下の各図においても同様である。

図26及び図27において、250はDFBレーザ、252はn-InGaAsPの回折格子層、252aはこの回折格子層252に設けられた貫通孔、254はn-InP埋込層で、回折格子層252の貫通孔252aを埋込部254aで埋め込むとともにさらに回折格子層252をも覆っている。

【0014】

DFBレーザ250のように、回折格子層252を活性層206の下側に設けた場合、回折格子層252及びn-InP埋込層254はともにn型の半導体層になるので、添加不純物として区れを添加することは無くなり、区れが活性層206に拡散することや区れが少なくなってP型半導体層がさらに抵抗率の高い層になりDFBレーザ素子の素子抵抗が

50

高くなるということはなくなる。

しかしながら回折格子層252と活性層206との間隔は、例えば0.1~0.8μm程度の厚さのn-InP埋込層254を介して積層している。このためn-InP埋込層254の表面が回折格子層252の凹凸の影響を受けて平坦にならない場合が生じることがあり、このn-InP埋込層254の上に形成される活性層206自体が平坦にならず、波打つように形成される場合があった。

【0015】

また貫通孔252aが深く形成される場合には、n-InP埋込層254に回折格子層252の凹凸に起因する結晶転移が発生する場合があった。

この発明は上記の問題点を解消するためになされたもので、その目的は、回折格子の結合係数が高くレーザ特性の良いDFBレーザを得ることである。 10

【0016】

【課題を解決するための手段】

この発明に係る半導体レーザ装置は、n型のInP基板と、このInP基板の表面上にInPに格子整合が可能でInPと屈折率の異なる材料により形成されるとともにレーザ光の導波方向に周期的に並列した凹部を有するn型の回折格子層と、この回折格子層の凹部に配設されこの凹部を埋没させるとともに不純物としてのVI族元素を $1 \times 10^{19} \text{ cm}^{-3}$ 以上含むn型のInP層と、このInP層および回折格子層の上に配設されたn型の第1クラッド層と、この第1クラッド層の上に配設された活性層と、この活性層上に配設されたP型の第2クラッド層と、を備えたもので、n型のInP層により回折格子層の凹部が埋没され、第1クラッド層の表面が平坦になり、また結晶転移が少なく、光学特性の良い活性層を備えた構成とすることができます。 20

【0017】

さらに、回折格子層の凹部が回折格子層に形成された貫通孔とこの回折格子層の下層の表面とにより形成されたもので、高い結合係数を有し、光学特性のはらつきが少ない回折格子を備えた構成にすることができます。

【0018】

またさらに回折格子層の上側境界面から活性層までの距離を0.1μm以下としたもので、第1クラッド層の層厚が薄く結合係数が高い回折格子を備えた構成にすることができます。 30

【0019】

またさらに、活性層が量子井戸構造で、量子井戸層がAlGaInAsで構成されたもので、AlGaInAsの量子井戸構造を有する活性層と回折格子との結合係数を高くすることができます。

【0020】

【発明の実施の形態】

以下の実施の形態においては、例えば光通信用のDFBレーザについて説明する。このDFBレーザはDFBレーザ単体でも良いし、光変調器付き半導体レーザの半導体レーザ部であっても良い。以下の説明では、DFBレーザの部分のみについて行う。なお以下に述べるn型半導体層の添加不純物としてはVI族元素として硫黄(S)が用いられた例について説明するが、Sの他にSeであっても良い。 40

【0021】

実施の形態1.

図1は、この発明の一つの実施の形態に係る半導体レーザの断面図である。図1では紙面に並行する左右の方向が光の導波方向である。また図2は図1の2-2断面における半導体レーザの断面図である。また図3は図1の3-3断面における半導体レーザの断面図である。図2及び図3においては紙面に垂直の方向が光の導波方向である。

図1、図2及び図3において、10はDFBレーザである。12はn-InP基板で、図1のn-InP基板12に記載した矢印の方向が[1 1 0]で、図2のn-InP基板12に記載した矢印の方向が[1 1 upper bar 0]である。従ってn-I 50

nP基板12の正面は(001)面である。

【0022】

14はn-InP基板12上に配設されたn-InPバッファ層、16はn-InPバッファ層14上に配設されたn-InGaAsPの回折格子層で、光の導波方向に直交する帯状の開口を有する凹部としての貫通孔16aが、例えば100nm間隔で光の導波方向に並列している。回折格子層16はInPと格子整合が可能な材料でかつInPと屈折率が異なる材料であればよい。

18は回折格子層16の貫通孔16aに埋め込まれたn-InP埋込層で、添加不純物のSが例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上の濃度で添加されている。n-InP埋込層18は貫通孔16aを埋没させる程度に、つまりn-InP埋込層18の表面が回折格子層16の上側表面と同程度になるまで埋め込まれる。回折格子層16はn-InP埋込層18よりも屈折率が大きく、屈折率の異なる回折格子層16とn-InP埋込層18とが光の導波方向に例えば100nm間隔で周期的に交互に配設され、回折格子19を形成している。
10

【0023】

20はn-InP埋込層18と回折格子層16とを覆うように配設された第1クラッド層としてのn-InPクラッド層である。

22はInGaAsPの量子井戸層とInGaAsPの障壁層とからなる多重量子井戸構造の活性層である。

回折格子19をレーザの能動領域である活性層22の下部に形成する場合は、n-InPクラッド層20は、回折格子19の結合係数 κ_L を大きくするために、例えば0.1~0.3μm程度の厚さに形成される。
20

24は活性層22の上に配設された第2クラッド層としてのP-InPクラッド層である。

【0024】

n-InPバッファ層14、回折格子層16とn-InP埋込層18とからなる回折格子19、n-InPクラッド層20、活性層22及び活性層22の上のP-InPクラッド層24の下層24aは幅が、例えば5μm程度の、光の導波方向に延在したリッジ状になっており、このリッジの両側は下側からP-InPプロック層26およびn-InPプロック層28が順次積層された電流狭窄構造を形成し、駆動電流が効率よくリッジ内の活性層22に流れようになっている。
30

【0025】

P-InPクラッド層24の上層24bは、リッジ内のP-InPクラッド層24の下層24aおよびリッジの両側のn-InPプロック層28を覆うように積層される。30はP-InPクラッド層24の上に配設されたP-InGaAsのコンタクト層である。P-InPクラッド層24及びP-InGaAsのコンタクト層30のP型の添加不純物は区nである。32はコンタクト層30の表面に配設されたP型電極、34はn-InP基板12の裏面に配設されたn型電極である。

【0026】

次に製造方法について説明する。

図4、図5、図6、図7、図8、図9、図10、図11、及び図12はこの発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。
40

図4、図5、図6、及び図7は、図1と同じ断面における断面図であり、図8、図9、図10、図11、及び図12は図2と同じ断面における断面図である。図4を参照して、まずn-InP基板12上に、n-InPバッファ層14としてのn-InP層40、回折格子層16としてのn-InGaAsP層42、n-InPのキャップ層44をMOCVD等により順次形成する。これらの層の添加不純物はSで、不純物濃度は例えば $1 \times 10^{18} \text{ cm}^{-3}$ 程度の濃度である。この工程の結果が図4である。

【0027】

図5を参照して、ついでキャップ層44の上にフォトレジストを塗布した後、写真製版技
50

術によって適當な幅、例えば100nm間隔で、光の導波方向に直交する帯状の開口部46aを有したレジストパターン46を形成する。この工程の結果が図25である。

図6を参照して、次いでレジストパターン46をマスクとして、RIE等によりキャップ層44およびn-InGaAsP層42をエッティングし、n-InGaAsP層42の貫通孔16aを有する凹部48を形成する。このキャップ層44およびn-InGaAsP層42と凹部48とのストライプパターンは100nmの周期を有している。この後レジストパターン46を除去する。この工程の結果が図6である。

【0028】

図7を参照して、次いで添加不純物のVI族元素としてSが、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上の濃度で添加されているn-InP埋込層18としてのn-InP層50により、n-InGaAsP層42の貫通孔16aが埋没する程度に埋め込む。

さらにn-InPクラッド層20としてのn-InP層52の結晶成長によりキャップ層44とn-InP埋込層18としてのn-InP層50とを覆う。n-InP層52の添加不純物はSで、不純物濃度は例えば $1 \times 10^{18} \text{ cm}^{-3}$ 程度の濃度である。

【0029】

この後、n-InP層52の表面上にInGaAsPの量子井戸層とInGaAsPの障壁層とからなる活性層22としての多重量子井戸層54、P-InPクラッド層24aとしてのP-InP層56aを積層する。この工程の結果が図7である。

n-InP層50の結晶成長を行う際には、初期の成長温度は通常のn-InPの結晶成長温度である、例えば600°C、よりも少し低温で成長を始め徐々に通常の成長温度に近づけてゆく。これは最初から600°Cで成長を始めると、n-InGaAsP層42の貫通孔16aの形状が保たれず、崩れる場合があるためこれを防止するために、通常の成長温度よりも低めの温度から結晶成長を始めて通常の成長温度に上昇してゆく。

【0030】

回折格子の形状が崩れた場合には、回折格子としての光学特性が十分に発揮できないことになり、DFBレーザとしての素子特性が十分得られなくなるのでこれを防ぐためである。

またこの成長温度の制御は多少粗くても、Sの添加には区程温度の影響を受けないので、温度のばらつきが添加不純物濃度にそれほど大きく影響しない。

さらに、キャップ層44およびn-InGaAsP層42と凹部48とで形成されるストライプパターンは0.1μmの周期性を有している。

この様な寸法を有するパターンが形成されたウエハ上にn-InP層を形成する場合、n-InP層のSの添加濃度を、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上にすると、結晶成長層は凹部48から選択的に成長が開始され、キャップ層44およびn-InGaAsP層42の表面と凹部48の最表面とが平坦になるように成長が進行する。

【0031】

この結果、キャップ層44の表面と凹部48の最表面にまだ多少の凹凸が残ったとしても、n-InP層52の結晶成長を行うことにより、n-InP層52の表面においては十分平坦になり、このn-InP層52の表面上に多重量子井戸層54を形成したとしても、多重量子井戸層54も平坦に形成され、多重量子井戸層54が光の導波方向に波打って形成されることはない。このため所定の特性を有する活性層22を形成することができる。またn-InP層52に結晶転移の発生を防止することができる。

このためにはn-InP層52は、例えば0.1~0.8μm程度の厚さに、またさらに0.1μm以下にすることが可能となり、回折格子19の結合係数kLを大きくすることができます。

【0032】

図8を参照して、次にP-InP層56aの上にSiO₂膜58を形成し、このSiO₂膜58の上にフォトレジストを塗布した後、写真製版技術により光導波方向に直交する方向の幅が5μmで光の導波方向に延長した帯状のレジストパターン60を形成する。この工程の結果が図8である。

10

20

30

40

50

図9を参照して、次にレジストパターン60をマスクとして、RIEにてSiO₂膜58をエッチングし、SiO₂膜パターン58αを形成する。SiO₂膜パターン58αを形成した後、レジストパターン60を除去する。この工程の結果が図9である。

【0083】

図10を参照して、次にHBr等のウエットエッチャントを用い、SiO₂膜パターン58αをマスクとして多重量子井戸層54を越え、n-InP層40に到る深さまで、例えば8.5μm程度までウエットエッチングを行い、活性層22に電流を閉じ込めるためのメサ構造を形成する。この工程の結果が図10である。

図11を参照して、SiO₂膜パターン58αをマスクとしてFe-InP層60、n-InP層62を形成する。SiO₂膜パターン58αはInPに対して選択性を有するために、SiO₂膜パターン58αの上にはFe-InP層60、n-InP層62は形成されず、選択成長マスクとして機能し、Fe-InP層60、n-InP層62はメサ構造の周りにのみ積層され、メサ構造の周りに電流狭窄構造が形成される。この工程の結果が図11である。

10

【0084】

図12を参照して、HF等のウエットエッチャントにより、SiO₂膜パターン58αを除去し、さらにP-InPクラッド層24の上層24bとしてのP-InP層56bを積層した後、コンタクト層30としてのP-InGaAs層64を形成する。この工程の結果が図12である。

さらに、P型電極32、n型電極34を形成し、図1、図2及び図3に示された半導体レーザ10として形成される。

20

上述のように構成されたDFBレーザ10では、回折格子層16の貫通孔16αは高濃度のSを含むn-InP埋込層18としてのn-InP層50により埋め込まれるので、貫通孔16αがまず埋没するように結晶成長が行われる。

20

【0085】

このためこの上に形成されるn-InPクラッド層20としてのn-InP層52は薄くてもその表面が平坦に、また結晶欠陥が少なくなるように形成することができる。

30

またn-InP埋込層18としてのn-InP層50の初期の成長温度をn-InPクラッド層20の成長温度より低くして、回折格子層16の貫通孔16αの型くずれを無くすることができる。このとき添加不純物のSの不純物濃度は区間には成長温度により左右されず、またSの拡散も区間ほど大きくなりないので、Sの不純物濃度が活性層22の特性に影響することはない。

n-InPクラッド層20としてのn-InP層52の上に形成される活性層22としての多重量子井戸層54は、n-InP層52の表面が平坦になっているので、平坦に形成され、光の導波方向に波打つように形成されることはない。

30

【0086】

従って、回折格子の形状を精度良く形成できるので良好な光学的特性を有した回折格子とすることができる、回折格子層と活性層との間に挟まれたn-InPクラッド層を薄く形成することができ、結合係数κしが大きくなるように構成することが出来る。このため発光特性がよいDFBレーザを構成することができます。

40

さらに活性層が平坦に形成されるので、結果的にレーザの素子特性をよくすることができます。

以上のようにこの実施の形態に係るDFBレーザ装置においては、回折格子の結合係数が高くレーザ素子特性の良いDFBレーザを構成することができ、またこの素子特性の良いDFBレーザを簡単な工程で製造することができます。

延いてはレーザ素子特性がよく安価な半導体レーザ装置を提供することができる。

【0087】

実施の形態2.

図13は、この発明の一つの実施の形態に係る半導体レーザの断面図である。図13では紙面に並行する左右の方向が光の導波方向である。また図14は図13の14-14断面

50

における半導体レーザの断面図である。また図15は図13の15-15断面における半導体レーザの断面図である。図14及び図15においては紙面に垂直の方向が光の導波方向である。

図13、図14及び図15において、70はDFBレーザである。72はn-InP基板12上に配設された第1n-InPクラッド層、回折格子層16は第1n-InPクラッド層72上に配設されている。

この実施の形態における回折格子層16は実施の形態1の場合よりも厚く80nm程度の厚さである。これは後に述べるAlGaInAsを量子井戸層として使用した場合において回折格子の結合係数 κ_L を大きくしないと良い発光特性が得られないために、回折格子層16の厚みを厚くしている。

10

【0038】

74は回折格子層16とn-InP埋込層18との上に配設された第2n-InPクラッド層である。第1n-InPクラッド層72と回折格子層16と第2n-InPクラッド層74との厚みが大略1μmである。

76は第2n-InPクラッド層74の上に配設されたn-AlInAsクラッド層で厚みは0.1μmである。DFBレーザ70では第2n-InPクラッド層74とn-AlInAsクラッド層76とがn型の第1クラッド層を構成している。このn型の第1クラッド層の厚みを0.1μm以下にすると回折格子の結合係数 κ_L を大きくすることができます。

78はn-AlInAsクラッド層76の上に配設されたn-AlGaInAs光閉じ込め層で厚みは0.1μmである。80はn-AlGaInAs光閉じ込め層78の上に配設されたAlGaInAs量子井戸層とAlGaInAs障壁層とからなる量子井戸構造の活性層、82は活性層80の上に配設されたP-AlGaInAs光閉じ込め層で厚みは0.1μmである。

20

【0039】

84はP-AlGaInAs光閉じ込め層82の上に配設されたP-AlInAsクラッド層で厚みは0.1μmである。86はP-AlInAsクラッド層84上に配設されたP-InPクラッド層で厚みは1.5μmである。DFBレーザ70ではP-AlInAsクラッド層84とP-InPクラッド層86とがP型の第2クラッド層を構成している。

30

88はP-InPクラッド層86の上に配設されたP-InGaAsコンタクト層で厚みは0.1μmである。P-InPクラッド層86及びP-InGaAsコンタクト層88はリッジ状に形成されている。

以上の各層において第1n-InPクラッド層72、第2n-InPクラッド層74、n-AlInAsクラッド層76及びn-AlGaInAs光閉じ込め層78は添加不純物が8で不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ である。

【0040】

回折格子層16及びn-InP埋込層18の添加不純物及び不純物濃度は実施の形態1の場合と同じである。

P-AlGaInAs光閉じ込め層82、P-AlInAsクラッド層84およびP-InPクラッド層86は添加不純物が8で不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 、P-InGaAsコンタクト層88は添加不純物が8で不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ である。

40

90は素子表面に配設されたSiO₂絶縁膜、92はSiO₂絶縁膜90上に配設されたTi/AuからなるP型電極でSiO₂絶縁膜90に設けられた開口部90aを介してP-InGaAsコンタクト層88と電気的に接続されている。94はn-InP基板12の裏面に配設されたAu/Ge/Ni/Auからなるn型電極である。

【0041】

このDFBレーザ70の製造方法においても、回折格子層16とn-InP埋込層18とから形成される回折格子19の製造方法は実施の形態1で説明したものと同じである。

50

まずn-InP基板12上に、第1n-InPクラッド層72、回折格子層16としてのn-InGaAsP層、およびn-InPキャップ層をMOCVD等により順次形成する。

キャップ層の上にフォトレジストを塗布した後、写真製版技術によって適当な幅、例えば100nm間隔で開口部を有したレジストパターンを形成する。

次いでこのレジストパターンをマスクとして、RIE等によりキャップ層、n-InGaAsP層をエッティングし、凹部を形成する。この後レジストパターンを除去する。

【0042】

次いで添加不純物のSが例えは $1 \times 10^{19} \text{ cm}^{-3}$ 以上の濃度で添加されているn-InP層18により、n-InGaAsP層16の貫通孔が埋没する程度に埋め込む。

n-InP層18の結晶成長を行う際には、初期の成長温度は通常のn-InPの結晶成長温度である、例えは600°C、よりも少し低温で成長を始め徐々に通常の成長温度に近づけてゆく。これは最初から600°Cで成長を始めると、n-InGaAsP層16の貫通孔16aの形状が保たれず、崩れる場合があるためこれを防止するために、通常の成長温度よりも低めの温度から初めて通常の成長温度に上昇してゆく。

この後、第2n-InPクラッド層74、n-AlInAsクラッド層76、n-AlGaInAs光閉じ込め層、AlGaInAs量子井戸層とAlGaInAs障壁層とからなる量子井戸構造の活性層、P-AlGaInAs光閉じ込め層82、P-AlInAsクラッド層84、P-InPクラッド層86、P-InGaAsコンタクト層88を順次形成する。

【0043】

次いで光導波路リッジを形成するリッジエッティングを行い、素子表面にSiO₂絶縁膜を形成し光導波路リッジの上に開口90aを形成し、さらにP型電極92を形成してP型電極92とP-InGaAsコンタクト層88とを電気的に接続し、n-InP基板の裏面にn型電極94を形成するものである。

特にこの実施の形態2のDFBレーザ70においては、活性層80がAlGaInAsの量子井戸構造により形成されている。AlGaInAs量子井戸はΔEcが大きくキャリアのオーバーフローが起こりにくいのでレーザダイオードの温度特性が向上する。また微分利得が大きく緩和振動周波数f_rが大きいのでレーザダイオードの高速特性が向上する。

【0044】

しかしながら回折格子の結合係数κLが大きく構成できないと発光特性が良くならない。このためには回折格子層16とn-InP埋込層18とからなる回折格子の厚みを厚くし、回折格子層と活性層との間隔をできるだけ短く、例えは0.1μm以下にすることが必要となる。回折格子の結合係数κLが大きくなると、DFBレーザの発光特性が良くなり、素子設計の自由度も向上する。

この実施の形態2のDFBレーザ70においては、回折格子層16とn-InP埋込層18とはそれぞれ100nmの間隔で配設され、回折格子層の厚みは80nmで、凹部としての貫通孔16aも同等の深さを有している。

しかし、100nmの間隔でパターンが形成された回折格子層16の凹部にn-InP埋込層18を形成する場合、n-InP埋込層18のSの添加濃度を、例えは $1 \times 10^{19} \text{ cm}^{-3}$ 以上にすると、結晶成長層は貫通孔16aを含む凹部の部分から選択的に成長が開始され、回折格子層16のn-InGaAsP層の表面と貫通孔16aの最表面とが平坦になるように成長が進行する。

【0045】

この結果、回折格子層16のn-InGaAsP層の表面と貫通孔16aにおけるn-InP埋込層18の最表面との間にまだ多少の凹凸が残ったとしても、第2n-InPクラッド層74の結晶成長の表面においては、十分平坦になる。

従って回折格子の結合係数を大きく確保しつつ、平坦な表面を有する第2n-InPクラッド層74の表面上に、n-AlInAsクラッド層76およびn-AlGaInAs光

10

20

30

40

50

閉じ込め層78を介して、多重量子井戸層54が平坦に形成される。

【0046】

以上説明したように、AlGaInAsの量子井戸構造により形成された活性層を有し、n側半導体層に回折格子を備えたDFBレーザにおいては、回折格子層の結合係数 κ_L しが大きいことが要求されるので、回折格子層の厚みを厚くし、回折格子と活性層との間隔を短くすることが必要である。しかしながら回折格子層の厚みを厚くすると、回折格子層に設けた貫通孔を埋め込むための結晶成長を行ってもこの結晶成長表面は平坦にならない場合が生じる。

そこでこの実施の形態2に係るDFBレーザでは、回折格子層をInGaAsP層で形成し、この回折格子層の貫通孔を埋め込む埋込層として添加不純物Sを例えれば添加濃度 $1 \times 10^{19} \text{ cm}^{-3}$ 以上含んだn-InP層により埋込成長を行うことにより、貫通孔16 μm の部分から選択的に結晶成長が開始され、回折格子層のn-InGaAsP層の表面と貫通孔16 μm の最表面とが平坦になるように成長が進行する。

【0047】

このために回折格子の厚みを厚くしても回折格子層の表面もしくはn-InPクラッド層の結晶成長の表面においては平坦な面が得られ、また回折格子層と活性層との間隔を短く構成しても活性層が波打つことなく平坦な活性層を構成することができるので、回折格子の結合係数を大きく保持しつつ特性の良いAlGaInAsの量子井戸構造の活性層を有するDFBレーザを構成することができる。

また回折格子の結合係数 κ_L を大きくすることが出来るので、DFBレーザの設計の自由度が大きくなり、余裕度の大きく歩留まりの高いDFBレーザを構成することができる。延いては光通信用としてレーザ特性の良いDFBレーザを安価に提供することができる。なお、上記説明では通信用のDFBレーザあるいは変調器付きDFBレーザについて説明したが、n側に回折格子を設けこの上層に活性層を形成するDFBレーザであれば、同様の効果を奏することは云うまでもない。

【0048】

【発明の効果】

この発明に係る半導体レーザ装置は以上に説明したような構成を備えているので、以下のような効果を有する。

この発明に係る半導体レーザ装置においては、n型のInP基板と、このInP基板の表面上にInPに格子整合が可能でInPと屈折率の異なる材料により形成されるとともにレーザ光の導波方向に周期的に並列した凹部を有するn型の回折格子層と、この回折格子層の凹部に配設されこの凹部を埋没させるとともに不純物としてのVI族元素を $1 \times 10^{19} \text{ cm}^{-3}$ 以上含むn型のInP層と、このInP層および回折格子層の上に配設されたn型の第1クラッド層と、この第1クラッド層の上に配設された活性層と、この活性層上に配設されたP型の第2クラッド層と、を備えたもので、n型のInP層により回折格子層の凹部が埋没され、第1クラッド層の表面が平坦になり、また結晶転移が少なく、光学特性の良い活性層を備えた構成とすることができます。延いてはレーザ素子特性の良い半導体レーザ装置を構成することができます。

【0049】

さらに、回折格子層の凹部が回折格子層に形成された貫通孔とこの回折格子層の下層の表面とにより形成されたもので、高い結合係数を有し、光学特性のはらつきが少ない回折格子を備えた構成にすることができます。延いては歩留まりの高い半導体レーザ装置を構成することができるので、安価でレーザ特性の良い半導体レーザ装置を構成することができます。

【0050】

またさらに、回折格子層の上側境界面から活性層までの距離を0.1 μm 以下としたもので、第1クラッド層の層厚が薄く結合係数の高い回折格子を備えた構成にすることができます。延いてはレーザ素子特性がよい半導体レーザ装置を構成することができます。

【0051】

10

20

30

40

50

またさらに、活性層が量子井戸構造で、量子井戸層がAlGaInAsで構成されたもので、回折格子との結合係数を高く保持しながら、AlGaInAsの量子井戸構造を有する光学特性の良い活性層を構成することができる。

延いては、歩留まりがよく安価で、温度特性がよく、高速特性の良い半導体レーザ装置を構成することができる。

【図面の簡単な説明】

【図1】この発明の一つの実施の形態に係る半導体レーザの断面図である。

【図2】図1の2-2断面における半導体レーザの断面図である。

【図3】図1の3-3断面における半導体レーザの断面図である。

【図4】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。 10

【図5】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図6】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図7】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図8】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図9】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。 20

【図10】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図11】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図12】この発明に係る半導体レーザの製造の一工程における半導体レーザの断面図である。

【図13】この発明の一つの実施の形態に係る半導体レーザの断面図である。

【図14】図13の14-14断面における半導体レーザの断面図である。

【図15】図13の15-15断面における半導体レーザの断面図である。 30

【図16】従来のDFBレーザの断面図である。

【図17】図16の17-17断面におけるDFBレーザの断面図である。

【図18】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図19】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図20】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図21】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図22】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図23】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図24】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。

【図25】従来の半導体レーザの製造の一工程における半導体レーザの断面図である。 40

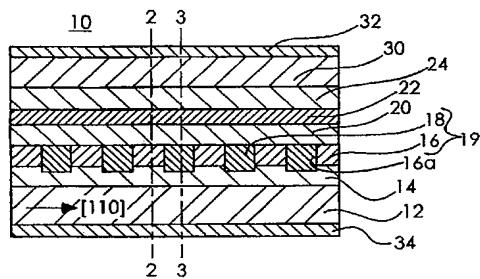
【図26】従来の他のDFBレーザの断面図である。

【図27】図26の27-27断面におけるDFBレーザの断面図である。

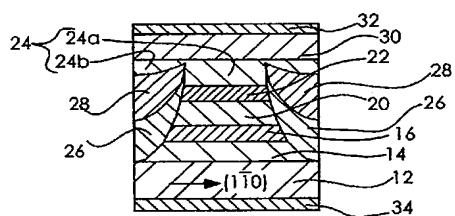
【符号の説明】

12 n-InP基板、 16a 貫通孔、 16 回折格子層、 18 n-InP埋込層、 20 n-InPクラッド層、 74 第2n-InPクラッド層、 76 n-AlInAsクラッド層、 22、80 活性層、 24 P-InPクラッド層、 84 P-AlInAsクラッド層、 86 P-InPクラッド層。

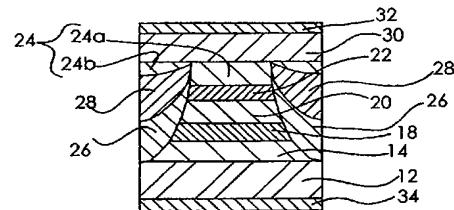
【図1】



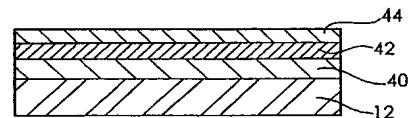
【図2】



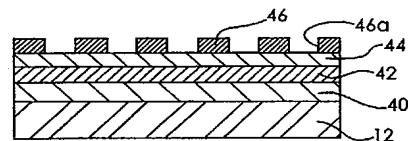
【図3】



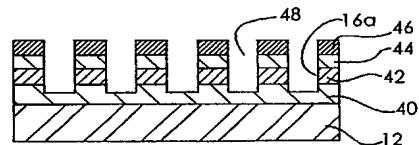
【図4】



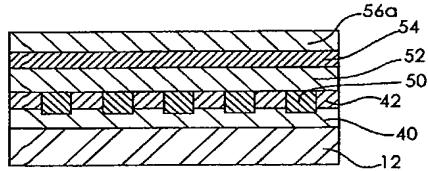
【図5】



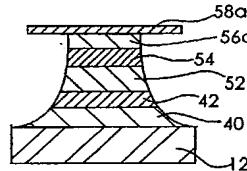
【図6】



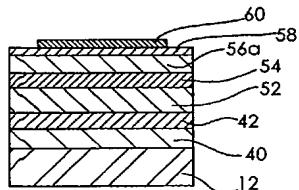
【図7】



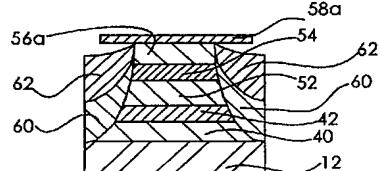
【図10】



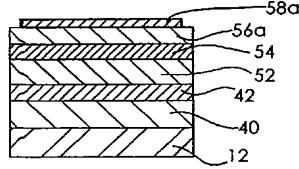
【図8】



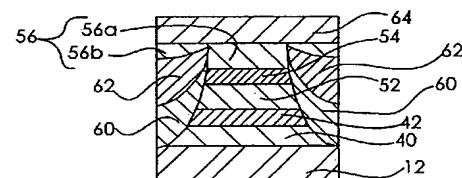
【図11】



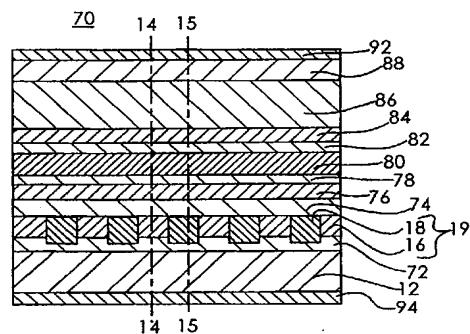
【図9】



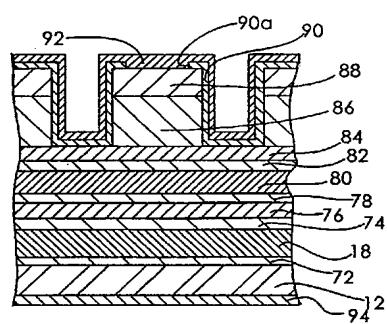
【図12】



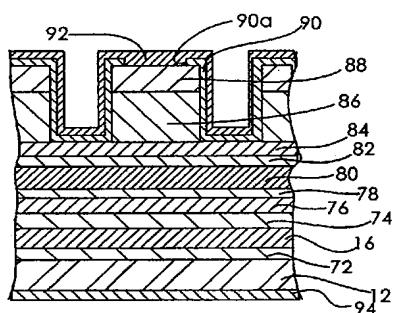
【図 1 3】



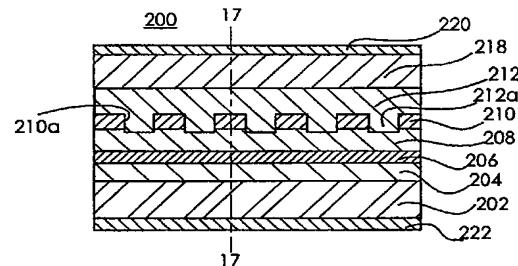
【図 1 5】



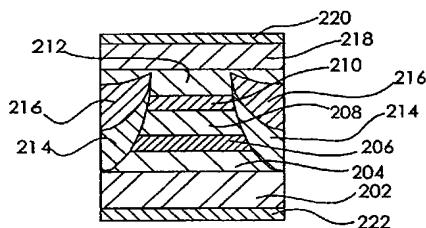
【図 1 4】



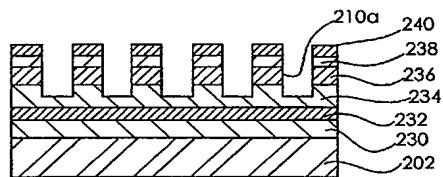
【図 1 6】



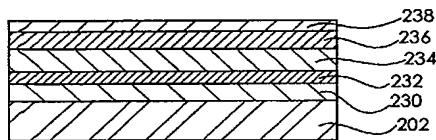
【図 1 7】



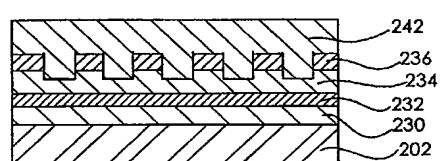
【図 2 0】



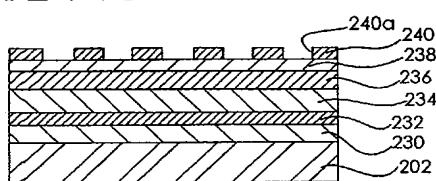
【図 1 8】



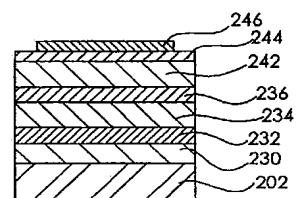
【図 2 1】



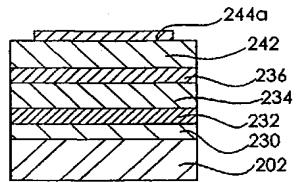
【図 1 9】



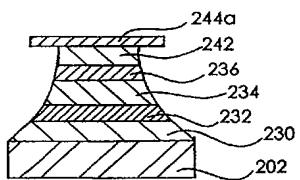
【図 2 2】



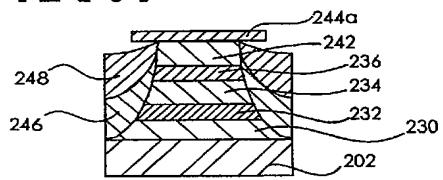
【図 2 3】



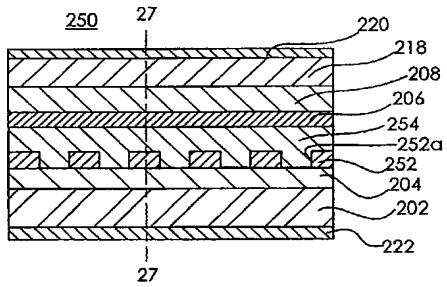
【図 2 4】



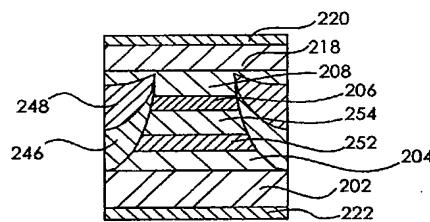
【図 2 5】



【図 2 6】



【図 2 7】



フロントページの続き

(72)発明者 龍竹 史朗

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

F ターム(参考) 5F073 AA22 AA64 AA74 AB21 BA02 CA12 CB02 CB11 DA05 DA22
EA24 EA29